

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表平11-510665

(43) 公表日 平成11年(1999) 9月14日

(51) Int.Cl.<sup>6</sup>

H 0 4 L 12/28

H 0 4 Q 3/00

識別記号

F I

H 0 4 L 11/20

G

H 0 4 Q 3/00

審査請求 有 予備審査請求 有 (全 19 頁)

(21) 出願番号 特願平9-539425  
 (86) (22) 出願日 平成9年(1997) 4月29日  
 (85) 翻訳文提出日 平成10年(1998) 10月30日  
 (86) 国際出願番号 PCT/DE 97/00872  
 (87) 国際公開番号 WO 97/42788  
 (87) 国際公開日 平成9年(1997) 11月13日  
 (31) 優先権主張番号 19617816. 9  
 (32) 優先日 1996年5月3日  
 (33) 優先権主張国 ドイツ (DE)  
 (81) 指定国 EP(AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, L U, MC, NL, PT, SE), CA, JP, US

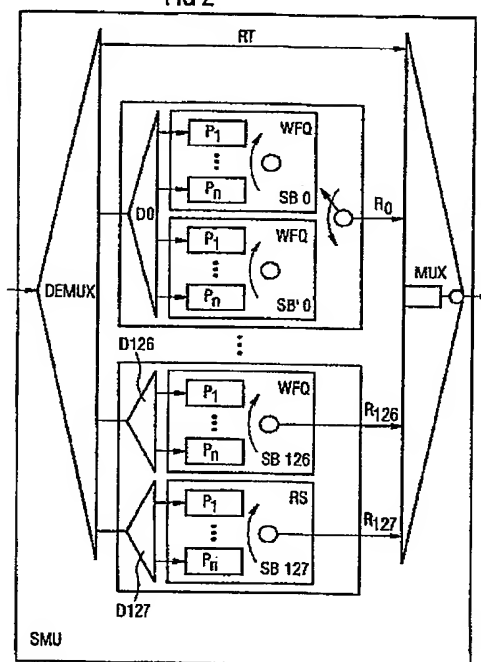
(71) 出願人 シーメンス アクチエンゲゼルシャフト  
 ドイツ連邦共和国 D-80333 ミュンヘン  
 ヴィッテルスバッハープラッツ 2  
 (72) 発明者 オイゲン ヴァルマイヤー  
 ドイツ連邦共和国 D-82223 アイヒェナウ  
 プサートシュトラッセ 14  
 (74) 代理人 弁理士 矢野 敏雄 (外3名)

(54) 【発明の名称】 ATMセルをコネクションエレメントを介して最適に伝送する方法

(57) 【要約】

従来の技術ではウェイトドフェアキューイングスケジューリング法を使用した場合にATMセルの損失が生じることがある。本発明による方法では、ウェイトドフェアキューイングスケジューリング法にしたがって処理すべきATMセルを、ピークビットレートを制限するための別の段階で処理することによりこの点を改善する。

FIG 2



## 【特許請求の範囲】

1. マルチプレクサ装置 (MUX) および/またはマルチプレクサ装置 (DEMUX、D0...D127) と、該装置間に配置された、バッファメモリ (P1...Pn) を有するスケジュー装置 (SB0...SB127) と、複数のヴァーチャルチャネル識別子および場合により該ヴァーチャルチャネル識別子を含むヴァーチャルパスが割り当てられているATMセルストリームとを用いる、ATMセルをコネクショントラフィックを介して最適に伝送する方法において、第1の方法ステップにおいて、ATMセルストリームのピークビットレートを表す判断基準にしたがってスケジュー装置 (SBx) の1つを選択し、第2の方法ステップにおいて、場合により少なくとも1つのATMセルをバッファメモリ (P1...Pn) の1つから取り出し、別の装置へ送出する、ATMセルをコネクショントラフィックを介して最適に伝送する方法。2. 第2の方法ステップにおいて、スケジュー装置 (SB0...SB127) のバッファメモリ (P1...Pn) 内に記憶されているATMセルをウェイトドフェアキューイングスケジューリング法 (WFQ) により呼び出す、請求項1記載の方法。3. 第1の方法ステップで当該のセルストリームのうち伝送すべきATMセルのピークビットレートの制限を、スケジュー装置 (SB0...SB127) に記憶されたATMセルに係数 (R0...R127) を割り当てることにより行う、請求項1または2記載の方法。4. スケジュー装置 (SB0...SB127) に並列に配置された個々のコネクショントラフィックを介して付加的にリアルタイムATMセル (RT) をマルチプレクサ装置 (MUX) に送出し、その際にスケジュー装置 (SB0...SB127) を介して伝送されるATMセルよりも高い優先順位で送出する、請求項1から3までのいずれか1項記載の方法。5. バッファメモリ (P1...P127) はFIFOメモリとして構成されている、請求項1から4までのいずれか1項記載の方法。

## 【発明の詳細な説明】

ATMセルをコネクショントラフィックを介して最適に伝送する方法 本発明は、請求項1の上位概念記載の方法に関する。今日のATMシステムでは情報はセルによって伝送される。このセルはヘッダ部分と情報部分とを有している。ヘッダ部分にはコネクショントラフィック情報が記憶されており、情報部分には伝送すべきユーザデータが記憶されている。本来の伝送は一般的に送信機と受信機との間のコネクショントラフィックを介して行われる。ここで場合により、コネクショントラフィックを利用して、複数の送信装置にこの送信装置から送出されるセルストリームを同じコネクショントラフィックを介して伝送させる要求が生じる。それぞれのセルストリームの伝送を個々のセルストリームへの要求に応じて行うために、従来の技術ではいわゆるスケジューリング法が行われてき

た。この場合にATMセルは所定のシーケンスでスケジューリング装置のバッファメモリから読み出される。例えばこの種のスケジューリング法として、ウェイトドフェアキューイングスケジューリング (WEIGHTED FAIR QUEUEING SCHEDULING) 法が挙げられる。相応に関連の説明は例えば刊行物 "Virtual Spacing for Flexible Traffic Control", J.W.Roberts, International Journal of Communication Systems, Vol.7, 307-318(1994)に示されている。この場合に個々のセルストリームには相互に異なる重みづけ係数が割り当てられ、この重みづけ係数を用いて個々のコネクショントラフィックにおける実際の伝送過程が制御される。より良く理解するために図3に則して説明する。図では例えばセルストリーム1...nが示されている。n個のセルストリームは送信装置DEMUXから1つまたは複数の受信機の方へ送出される。実際にはこの場合に共通のコネクショントラフィックが1つ使用されるだけである。n個のセルストリームに重みづけ係数 $r_1...r_n$ が割り当てられている。理解を簡単にするために、2つのセルストリームすなわちセルストリーム1、2だけがコネクショントラフィックを介して伝送されると仮定する。コネクショントラフィックの最大伝送容量は150Mbit/secである。2つのセルストリーム1、2にはそれぞれ重みづけ係数 $r_1=2$ 、 $r_2=1$ が割り当てられている。これによりセルストリーム1は伝送レート100Mbit/Secで伝送されるが、セルストリーム2は伝送すべきセルが存在する場合でも伝送レート50Mbit/Secでしか伝送されない。こうした手法で問題となるのは、多くのスケジューリング法において、例えば前述したウェイトドフェアキューイングスケジューリング法において後続のコネクショントラフィック上のピークビットレートの制限を確実に行うことができない点である。生じうるオーバーローディングを防ぐために、ATMセルは拒否される。このことは個々の場合 (例えば電話の場合) には許容可能であるが、データの損失が常に生じてしまうため、このような手法は回避すべきである。本発明の課題は、ATMセルの損失を甘受することなしに、セルのレートをコネクショントラフィックの伝送容量に最適に適合させる方法を提供することである。本発明は請求項1の上位概念に記載の方法に関し、請求項1の特徴部分に記載の特徴を有する方法により解決される。本発明の利点は、順次に実行される2段階の方法を使用することである。この場合2段階の方法の第1の段階では、待ち行列としてのATMセルがバッファメモリに記憶されたスケジュー装置が選択される。第2の段階ではこのバッファメモリの1つが選択され、少なくとも1つのATMセルが読み出されて伝送される。有利には特に、この方法の第1の方法ステップを経て、1つまたは複数のヴァーチャルチャネル識別子を有するATMセルストリームのピークビットレートの制限が行われる。さらにこの第1の方法ステップは

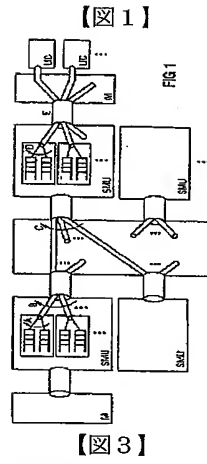
第2の方法ステップで使用されるスケジューリング法から独立している。本発明の別の実施形態は従属請求項に記載されている。本発明を以下に実施例に則して詳細に説明する。図1には、本発明による方法を実行させるスイッチングシステムが示されている。図2には、本発明による方法の1つの実施例が示されている。

図3には、本発明が基礎とする従来の技術が示されている。図1には本発明による方法を実行させるスイッチングシステムが示されている。ここではそれぞれ入力側と出力側にマルチプレクサ装置Mが示されており、出力側のマルチプレクサ装置Mはラインインターフェースサーキット（回線インターフェース結合機構）LICに接続されている。さらに統計的マルチプレクサ装置SMUが示されており、この装置においてスケジューリング法を動作させる。この方法はここでは記号A、B、C、Dにより示されている。さらに伝送線路Eが示されており、この伝送線路の入力側に統計的マルチプレクサ装置SMUを介して複数のスケジューリング装置が接続されている。コネクション線路Eの出力側は出力側マルチプレクサ装置Mを介してラインインターフェースサーキットLICに接続されている。コネクション線路EおよびラインインターフェースサーキットLICはスイッチングシステム内で伝送容量に関してクリティカルなものとして考慮しなければならない。特別な手段なしでは、伝送用エレメントEに対する最大ピークビットレートを保持するためにATMセルを拒否せざるを得ない。図2には統計的マルチプレクサ装置SMUが詳細に示されている。この装置は図1の出力側マルチプレクサ装置Mに接続されている。コネクションエレメントを介して到来するATMセルはデマルチプレクサ装置DEMUXに供給される。このデマルチプレクサ装置はATMセルを別のATMセルD0...D127を介して個々に接続してスケジューリング装置SB0...SB127のバッファメモリP1...Pnに分配する。これらのバッファメモリはこの場合FIFOメモリとして構成されている。この実施例ではATMセルは、周知のスケジューリング法によりバッファメモリから読み出される。スケジューリング装置SB0...SB126では周知のウェイトドフェアキューイングスケジューリング法WFQが使用される。ただし別の方法を使用することもできるので、スケジューリング装置SB127を例として説明する。ここでは修正されたウェイトドフェアキューイングスケジューリング法RS（レートシェーピング法）が適用される。この周知の手法は2段階の方法の第2の方法ステップを形成する。この第2の方法ステップは第1の方法ステップから全く独立している。ここでは任意のスケジューリング法を実行することができる。ウェイトドフェアキューイングスケジューリング法WFQが使用される場合、ATMセルに先に述べたような種々の重みづけ係数 $r_i$ が割り当てられる。この重みづけ係数を用いてATMセル

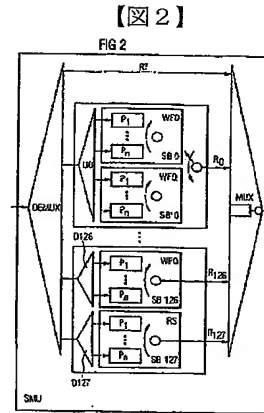
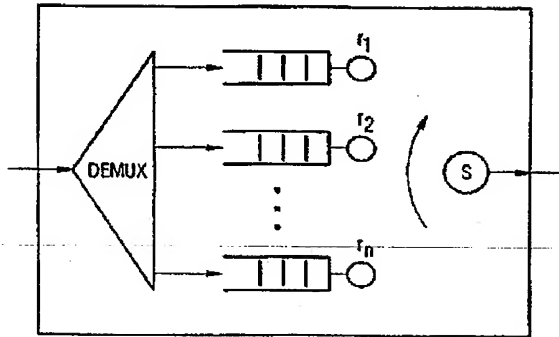
は後から既知の手法で読み出され、伝送される。本発明による2段階の方法の第1の方法ステップは、マルチプレクサ装置MUXにおいて実行される。ここでは個々のスケジューリング装置R0...R127に係数R0...R127が割り当てられる。この場合、対応するスケジューリング装置からビットを送るための伝送路またはコネクション線路のビットレートが重要である。係数Rは任意に調整可能である。これにより接続される伝送用エレメントでのピークビットレートを制限することができ、ATMセルの拒否は生じない。まずスケジューリング装置SB0...SB127のうちの1つが2段階の方法の第1の方法ステップにより選択される。選択された装置はこの実施例ではスケジューリング装置SB0とする。次に2段階の方法の第2の方法ステップが実行されることにより、相応のバッファメモリP1...Pnが選択される。ここでは例えばスケジューリング装置SB0のバッファメモリP1である。最初に記憶されたATMセルはマルチプレクサ装置MUXに伝送され、別の装置に供給される。図1ではこの別の装置は伝送用エレメントE、図示されている出力側マルチプレクサ装置M、およびラインインターフェースサーキットLICである。ATMセルはウェイトドフェアキューイングスケジューリング法WFQにしたがってマルチプレクサ装置MUXへ伝送される（第1の方法ステップ）。マルチプレクサ装置MUXではピークビットレートの制限が行われる（第2の方法ステップ）。この場合、一般的に複数のコネクションを表すATMセルストリームのピークビットレートが制限される。このコネクションの数は複数のヴァーチャルチャネル識別子VCIによりヴァーチャルパスVPIにおいて算出される。したがってこれはヴァーチャルパスのピークビットレートである。本発明の別の実施形態ではスケジューリング装置が2重に構成されている。この実施形態で例えばスケジューリング装置SB0が言及される場合、これに並列に配置されたスケジューリング装置SB'0も示唆されている。本発明の別の実施形態ではリアルタイムATMセルRTがマルチプレクサ装置MUXに供給される。このリアルタイムATMセルは、オンライン呼出しの形態で伝送されるATMセルである。一般的にこのATMセルは、エコーが線路に生じることがあるので優先的に処理しなければならない。本発明による方法ではこのリアルタイムATMセルRTに高い優先順位が割り当てられている。ただしこれは、リアルタイムATMセルRTが伝送されている間はバッファメモリP1...Pn内のATMセルをマルチプレクサ装置MUXに伝送できないことを意味するものではない。リアルタイムATMセルRTはピークビットレートの制限なしでマルチプレクサ装置MUXに伝送される。このためリアルタイムATMセルRTはスケジューリング装置SB0...SB127において2段階のスケジューリング方法の第2の方法ステップで処理すべきATMセルを引き受けることができる。

(4)

特表平 1 1 - 5 1 0 6 6 5



【图 3】  
FIG 3



【手続補正書】特許法第184条の8第1項

【提出日】1998年6月5日【補正内容】は例えば刊行物“Virtual Spacing for Flexible Traffic Control”, J.W.Roberts, International Journal of Communication Systems, Vol. 7, 307-318(1994)に示されている。この場合に個々のセルストリームには相互に異なる重みづけ係数が割り当てられ、この重みづけ係数を用いて個々のコネクションエレメントにおける実際の伝送過程が制御される。より良く理解するために図3に則して説明する。図では例えばセルストリーム1...nが示されている。n個のセルストリームは送信装置DEMUXから1つまたは複数の受信機の方へ送出される。実際にはこの場合に共通のコネクションエレメントが1つ使用されるだけである。n個のセルストリームに重みづけ係数 $r_1, \dots, r_n$ が割り当てられている。理解を簡単にするために、2つのセルストリームすなわちセルストリーム1、2だけがコネクションエレメントを介して伝送されると仮定する。コネクションエレメントの最大伝送容量は150Mbit/secである。2つのセルストリーム1、2にはそれぞれ重みづけ係数 $r_1=2$ 、 $r_2=1$ が割り当てられている。これによりセルストリーム1は伝送レート100Mbit/Secで伝送されるが、セルストリーム2は伝送すべきセルが存在する場合でも伝送レート50Mbit/Secでしか伝送されない。こうした手法で問題となるのは、多くのスケジューリング法において、例えば前述したウェイトドフェアキューイングスケジューリング法において後続のコネクションエレメント上のピークビットレートの制限を確実に行うことができない点である。生じうるオーバーローディングを防ぐために、ATMセルは拒否される。このことは個々の場合（例えば電話の場合）には許容可能であるが、データの損失が常に生じてしまうため、このような手法は回避すべきである。刊行物‘Traffic Control in ATM Switches with Large Buffers’, E.Wallmeier et al, 9th ITC Specialist Seminar Teletraffic Modelling and Measurement Broadband and Mobile Communications; 7.11.1995, 45頁から60頁から、ATMセルを後続のコネクションエレメントにおいて多重化する方法が公知である。この多重化を効率的に行うために、現行の装置には非経済的な大きなバッファメモリが使用されている。さらに刊行物‘Performance Design of an ATM Node on the Basis of the Experience from the BLNT RACE Project’, H. Heiss, E.Wallmeier et al, European Transactions on Telecommunications and Related Technologies, Band 5, Nr. 2, 1.3.49の199頁から206頁に、ATMセルの統計的な多重化方法が記載されている。この場合特に、アップ/ダウンカウンタを用いる周知のLeaky Bucket法が示されている。この方法を使用するとATMセルが常に拒否されてしまうので、ATMセルを効率的に処理するにはこの方法は使用できない。さらにヨーロッパ特

許第0710046号公報に、ATMセルを後続の装置に送出する装置が記載されている。ただしこの刊行物にはどのように処理を行うべきかが詳細には示されていない。本発明の課題は、ATMセルの損失を甘受することなしに、セルのレートをコネクションエレメントの伝送容量に最適に適合させる方法を提供することである。

本発明は請求項1の上位概念に記載の方法に関しており、請求項1の特徴部分に記載の特徴を有する方法により解決される。本発明の利点は、順次に実行される2段階の方法を使用することである。この場合2段階の方法の第1の段階では、待ち行列としてのATMセルがバッファメモリに記憶されたスケジューリング装置が選択される。第2の段階ではこのバッファメモリの1つが選択され、少なくとも1つのATMセルが読み出されて伝送される。有利には特に、この方法の第1の方法ステップを経て、1つまたは複数のヴァーチャルチャネル識別子を有するATMセルストリームのピークビットレートの制限が行われる。さらにこの第1の方法ステップは第2の方法ステップで使用されるスケジューリング法【手続補正書】特許法第184条の8第1項【提出日】1998年6月30日【補正内容】請求の範囲 1. マルチプレクサ装置(MUX)および/またはデマルチプレクサ装置(DEMUX、DO...DT27)と、該装置間に配置された、バッファメモリ( $P_1 \dots P_n$ )を有するスケジューリング装置(SB0...SB127)と、複数のヴァーチャルチャネル識別子および該ヴァーチャルチャネル識別子を含むヴァーチャルパスが割り当てられているATMセルストリームとを用いる、ATMセルをコネクションエレメントを介して伝送する方法において、

後続のコネクションエレメント上の伝送容量を表す、任意に調整可能な重みづけ係数(R)をスケジューリング装置(SBx)に割り当て、第1の方法ステップにおいて、割り当てられた重みづけ係数にしたがってスケジューリング装置(SBx)の1つを選択し、第2の方法ステップにおいて、少なくとも1つのATMセルを選択されたスケジューリング装置のバッファメモリ( $P_1 \dots P_n$ )の1つから取り出し、別の装置へ送出する、ATMセルをコネクションエレメントを介して最適に伝送する方法。

2. スケジューリング装置(SB0...SB127)のバッファメモリ( $P_1 \dots P_n$ )内に記憶されているATMセルの取り出しをウェイトドフェアキューイングスケジューリング法(WFQ)により行う、請求項1記載の方法。 3. スケジューリング装置(SB0...SB127)に並列に配置された個々のコネクションエレメントを介して付加的にリアルタイムATMセル(RT)をマルチプレクサ装置(MUX)に送出し、その際にスケジューリング装置(SB0...SB127)を介して伝送されるATMセルよりも高い優先順位で送出する、請求項1または2記載の方法。 4. バッファメモリ( $P_1 \dots P_{127}$ )はFIFOメモリとして構成されている、請求

項1から3までのいずれか1項記載の方法。ツブは第1の方法ステップから全く独立している。ここでは任意のスケジューリング法を実行することができる。ウェイトッドフェアキューイングスケジューリング法WFQが使用される場合、ATMセルに先に述べたような種々の重みづけ係数 $r_i$ が割り当てられる。この重みづけ係数を用いてATMセルは後から既知の手法で読み出され、伝送される。本発明による2段階の方法の第1の方法ステップは、マルチプレクサ装置MUXにおいて実行される。ここでは個々のスケジューリング装置SB0...SB127に係数 $R_0...R_{127}$ が割り当てられる。この場合、対応するスケジューリング装置からビットを送るための伝送路または接続線路のビットレートが重要である。係数 $R$ は任意に調整可能である。これにより接続される伝送用エレメントでのピークビットレートを制限することができ、ATMセルの拒否は生じない。まずスケジューリング装置SB0...SB127のうちの1つが2段階の方法の第1の方法ステップにより選択される。選択された装置はこの実施例ではスケジューリング装置SB0とする。次に2段階の方法の第2の方法ステップが実行されることにより、相応のバッファメモリ $P_1...P_n$ が選択される。ここでは例えばスケジューリング装置SB0のバッファメモリ $P_1$ である。最初に記憶されたATMセルはマルチプレクサ装置MUXに伝送され、別の装置に供給される。図1ではこの別の装置は伝送用エレメントE、図示されている出力側マルチプレクサ装置M、およびラインインターフェースサーキットLICである。ATMセルはウェイトッドフェアキューイングスケジューリング法WFQにしたがってマルチプレクサ装置MU

Xへ伝送される(第1の方法ステップ)。マルチプレクサ装置MUXではピークビットレートの制限が行われる(第2の方法ステップ)。この場合、一般的に複数のコネクションを表すATMセルストリームのピークビットレートが制限される。このコネクションの数は複数のヴァーチャルチャネル識別子VCIによりヴァーチャルパスVPIにおいて算出される。したがってこれはヴァーチャルパスのピークビットレートである。本発明の別の実施形態ではスケジューリング装置が2重に構成されている。この実施形態で例えばスケジューリング装置SB0が言及される場合、これに並列に配置されたスケジューリング装置SB'0も示唆されている。本発明の別の実施形態ではリアルタイムATMセルRTがマルチプレクサ装置MUXに供給される。このリアルタイムATMセルは、オンライン呼出しの形態で伝送されるATMセルである。一般的にこのATMセルは、エコーが線路に生じることがあるので優先的に処理しなければならない。本発明による方法ではこのリアルタイムATMセルRTに高い優先順位が割り当てられている。ただしこれは、リアルタイムATMセルRTが伝送されている間はバッファメモリ $P_1...P_n$ 内のATMセルをマルチプレクサ装置MUXに伝送できないことを意味するものではない。リアルタイムATMセルRTはピークビットレートの制限なしでマルチプレクサ装置MUXに伝送される。このためリアルタイムATMセルRTはスケジューリング装置SB0...SB127において2段階のスケジューリング方法の第2の方法ステップで処理すべきATMセルを引き受けることができる。

## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

Inter. nat. Application No  
PCT/DE 97/00872

| <b>A: CLASSIFICATION OF SUBJECT MATTER</b><br>IPC 6 H04Q11/04 H04L12/56   |  |  |
|---|--|--|
| According to International Patent Classification (IPC) or to both national classification and IPC   |  |  |
| <b>B. FIELDS SEARCHED</b><br>Minimum documentation searched (classification system followed by classification symbols)<br>IPC 6 H04Q H04L   |  |  |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched   |  |  |
| Electronic data base consulted during the international search (name of data base and, where practical, search terms used)  |  |  |
| <b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>   |  |  |
| Category *  | Citation of document, with indication, where appropriate, of the relevant passages   | Relevant to claim No.                              |
| Y   | WALLMEIER E ET AL: "TRAFFIC CONTROL IN ATM SWITCHES WITH LARGE BUFFERS"<br>9TH ITC SPECIALISTS SEMINAR TELETRAFFIC MODELLING AND MEASUREMENT BROADBAND AND MOBILE COMMUNICATIONS,<br>7 November 1995,<br>pages 45-60, XP000683145<br>see page 49, line 4 - line 8; figures 3-3<br>see page 52, line 13 - page 53, line 10;<br>figures 5-1<br>see page 56, line 8 - line 10<br>see page 58, line 1 - page 59, line 2<br>---<br>-/-- | 1,4,5  |
| <input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.   |  |  |
| * Special categories of cited documents :<br>"A" document defining the general state of the art which is not considered to be of particular relevance<br>"E" earlier document but published on or after the international filing date<br>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)<br>"O" document referring to an oral disclosure, use, exhibition or other means<br>"P" document published prior to the international filing date but later than the priority date claimed<br>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention<br>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone<br>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.<br>"&" document member of the same patent family |  |  |
| Date of the actual completion of the international search   |  | Date of mailing of the international search report |
| 4 September 1997  |  | 18.09.97   |
| Name and mailing address of the ISA<br>European Patent Office, P.B. 5818 Patentlaan 2<br>NL - 2280 HV Rijswijk<br>Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,<br>Fac (+31-70) 340-3016   |  | Authorized officer                                 |
|   |  | Gregori, S   |

## INTERNATIONAL SEARCH REPORT

Inter nal Application No

PCT/DE 97/00872

| C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT |   |                       |
|---|---|-----------------------|
| Category *  | Citation of document, with indication, where appropriate, of the relevant passages  | Relevant to claim No. |
| Y   | HEISS H ET AL: "PERFORMANCE DESIGN OF AN ATM NODE ON THE BASIS OF THE EXPERIENCE FROM THE BLNT RACE PROJECT" EUROPEAN TRANSACTIONS ON TELECOMMUNICATIONS AND RELATED TECHNOLOGIES, vol. 5, no. 2, 1 March 1994, pages 199-206, XP000453461<br>see page 203, column 1, line 7 - line 33<br>---                 | 1,4,5                 |
| A   | EP 0 596 624 A (AMERICAN TELEPHONE & TELEGRAPH) 11 May 1994<br>see column 7, line 1 - column 8, line 48; figure 5<br>see column 13, line 29 - line 58<br>see claims 1-4<br>---  | 1,2                   |
| A   | HLUCHYJ M G ET AL: "QUEUEING DISCIPLINES FOR INTEGRATED FAST PACKET NETWORKS" DISCOVERING A NEW WORLD OF COMMUNICATIONS, CHICAGO, JUNE 14 - 18, 1992, vol. 2 OF 4, 14 June 1992, INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, pages 990-996, XP000326820<br>* paragraph 3.3 *<br>see figures 5,6<br>--- | 1,2                   |
| A   | EP 0 710 046 A (IBM) 1 May 1996<br>see column 4, line 21 - column 6, line 39; figures 1,4<br>-----  | 1-5                   |



**INTERNATIONAL SEARCH REPORT**

information on patent family members

Inter nal Application No

PCT/DE 97/00872

| Patent document<br>cited in search report | Publication<br>date | Patent family<br>member(s) | Publication<br>date |
|---|---------------------|----------------------------|---------------------|
| EP 0596624 A                              | 11-05-94            | CA 2104753 A               | 30-04-94            |
|   |                     | JP 7079232 A               | 20-03-95            |
|   |                     | US 5463620 A               | 31-10-95            |
| EP 0710046 A                              | 01-05-96            | US 5533020 A               | 02-07-96            |
|   |                     | JP 8214042 A               | 20-08-96            |